



INSTITUTO TECNOLÓGICO SUPERIOR DE SAN ANDRÉS TUXTLA

SUBDIRECCIÓN ACADÉMICA
DIVISIÓN DE INGENIERÍA EN MECATRONICA

PROFESOR (A): DR. JOSE ANGEL NIEVES VAZQUEZ
Periodo FEB - JUN 2024

Nombre del Proyecto APOYO A LA DOCENCIA (PREPARACION DE CLASES, CORRECCION DE EXAMENES, REDACCION, ETC..)

Objetivo
Realizar actividades que complementen la labor docente que garanticen la calidad en el proceso de enseñanza-aprendizaje.

Meta
3 Instrumentaciones 4 Reportes parciales del SGI 1 Reporte Final del SGI 3 Reportes de Proyectos Individuales

Cronograma de Actividades	
Actividades	Fecha programada
Investigación Documental del contenido de las asignaturas	06/02/2024-07/06/2024
Preparación de clases y material didactico de materias de acuerdo a las asignaturas del semestre.	06/02/2024-07/06/2024
Elaboración de material didáctico (Manual de Electrónica Digital)	06/02/2024-07/06/2024
Elaboración y aplicación de instrumentos de evaluación según instrumentación didáctica	06/02/2024-07/06/2024
Proceso de evaluación de los trabajos de los alumnos.	06/02/2024-07/06/2024
Elaboración de reportes administrativos de las actividades	06/02/2024-07/06/2024

Observaciones

DR. JOSE ANGEL NIEVES VAZQUEZ

Profesor

ING. YOSAFAT
MORTERA ELIAS

Jefe de División de
Ingeniería Mecatrónica

MCJyS. OFELIA ENRIQUEZ ORDAZ

Subdirector Académico

NOTA: El cronograma solo debe considerar las actividades a realizar en el periodo.



INSTITUTO TECNOLÓGICO SUPERIOR DE SAN ANDRÉS TUXTLA

**SUBDIRECCIÓN ACADÉMICA
DIVISIÓN DE INGENIERÍA EN MECATRONICA**

PROFESOR (A): DR. JOSE ANGEL NIEVES VAZQUEZ
Reporte No. 1 **Periodo** FEB - JUN 2024

Nombre del Proyecto APOYO A LA DOCENCIA (PREPARACION DE CLASES, CORRECCION DE EXAMENES, REDACCION, ETC..)

Objetivo
Realizar actividades que complementen la labor docente que garanticen la calidad en el proceso de enseñanza-aprendizaje.

Meta
3 Instrumentaciones 4 Reportes parciales del SGI 1 Reporte Final del SGI 3 Reportes de Proyectos Individuales

Actividades			
Actividad	Fecha programada de Realización	Evidencia	% avance
Investigación Documental del contenido de las asignaturas	06/02/2024-07/06/2024	Links o archivos electronicos	33%
Preparación de clases y material didactico de materias de acuerdo a las asignaturas del semestre.	06/02/2024-07/06/2024	archivos electrónicos	33%
Elaboración de material didáctico (Manual de Electrónica Digital)	06/02/2024-07/06/2024	archivos electrónicos	33%
Elaboración y aplicación de instrumentos de evaluación según instrumentación didáctica	06/02/2024-07/06/2024	Lista de cotejo o guia de observación o rubrica o examen	33%
Proceso de evaluación de los trabajos de los alumnos.	06/02/2024-07/06/2024	Lista de calificación en plataforma SGI	33%
Elaboración de reportes administrativos de las actividades	06/02/2024-07/06/2024	Reporte de proyectos individuales en plataforma SGI	33%

Observaciones

--

DR. JOSE ANGEL NIEVES
VAZQUEZ

ING. YOSAFAT MORTERA
ELIAS
Jefe de División de
Ingeniería Mecatrónica

MCJyS. OFELIA
ENRIQUEZ ORDAZ
Subdirector Académico

NOTA: Llenar este formato por cada proyecto asignado y entregar en la semana número 7 el 1er reporte; en la semana 11 2° reporte; y en la semana 18 el reporte final.

Thomas L. Floyd

9ª edición

Fundamentos de sistemas digitales

www.librosite.net/floyd

PEARSON
Prentice
Hall

FUNDAMENTOS DE SISTEMAS DIGITALES

FUNDAMENTOS DE SISTEMAS DIGITALES

Novena Edición

THOMAS L. FLOYD

Traducción

Vuelapluma

Revisión Técnica

Eduardo Barrera López de Turiso

Departamento de Sistemas Electrónicos y de Control

Universidad Politécnica de Madrid



Madrid ● México ● Santa Fe de Bogotá ● Buenos Aires ● Caracas ● Lima
Montevideo ● San Juan ● San José ● Santiago ● São Paulo ● White Plains ●

Datos de catalogación bibliográfica

FUNDAMENTOS DE SISTEMAS DIGITALES

Thomas L. Floyd

PEARSON EDUCACIÓN S.A., Madrid, 2006

ISBN 10: 84-8322-085-7

ISBN 13: 978-84-832-2720-6

Materia: Informática, 0004.4

Formato: 195 x 250 mm.

Páginas: 1024

Todos los derechos reservados.

Queda prohibida, salvo excepción prevista en la Ley, cualquier forma de reproducción, distribución, comunicación pública y transformación de esta obra sin contar con autorización de los titulares de propiedad intelectual. La infracción de los derechos mencionados puede ser constitutiva de delito contra la propiedad intelectual (*arts. 270 y sgts. Código Penal*).

DERECHOS RESERVADOS

© 2006 por PEARSON EDUCACIÓN S.A.

Ribera del Loira, 28

28042 Madrid

FUNDAMENTOS DE SISTEMAS DIGITALES

Thomas L. Floyd

ISBN 10: 84-8322-085-7

ISBN 13: 978-84-8322-085-6

Deposito Legal:

PRENTICE HALL es un sello editorial autorizado de PEARSON EDUCACIÓN S.A.

Authorized translation from the English language edition, entitled DIGITAL FUNDAMENTALS, 9TH Edition by FLOYD, THOMAS L., published by Pearson Education Inc, publishing as Prentice Hall, Copyright © 2006

EQUIPO EDITORIAL

Editor: Miguel Martín-Romo

Técnico editorial: Marta Caicoya

EQUIPO DE PRODUCCIÓN:

Director: José A. Clares

Técnico: María Alvear

Diseño de Cubierta: Equipo de diseño de Pearson Educación S.A.

Impreso por:

IMPRESO EN ESPAÑA - PRINTED IN SPAIN

Este libro ha sido impreso con papel y tintas ecológicos

CONTENIDO

■ *Los temas marcados con este símbolo pueden considerarse opcionales.*

1 CONCEPTOS DIGITALES 2

- 1.1 Magnitudes analógicas y digitales 4
- 1.2 Dígitos binarios, niveles lógicos y formas de onda digitales 6
- 1.3 Operaciones lógicas básicas 14
- 1.4 Introducción a las funciones lógicas básicas 16
- 1.5 Circuitos integrados de función fija 22
- 1.6 Introducción a la lógica programable 25
- 1.7 Instrumentos de medida y prueba 31
Aplicación a los sistemas digitales 43

2 SISTEMAS DE NUMERACIÓN, OPERACIONES Y CÓDIGOS 52

- 2.1 Números decimales 54
- 2.2 Números binarios 56
- 2.3 Conversión decimal a binario 60
- 2.4 Aritmética binaria 63
- 2.5 Complemento a 1 y complemento a 2 de los números binarios 67
- 2.6 Números con signo 69
- 2.7 Operaciones aritméticas de números con signo 75
- 2.8 Números hexadecimales 82
- 2.9 Números octales 90
- 2.10 Código decimal binario (BCD) 93
- 2.11 Códigos digitales 96
- 2.12 Detección de errores y códigos de corrección 104

3 PUERTAS LÓGICAS 122

- 3.1 El inversor 124

- 3.2 La puerta AND 127
- 3.3 La puerta OR 134
- 3.4 La puerta NAND 139
- 3.5 La puerta NOR 145
- 3.6 Puertas OR-exclusiva y NOR-exclusiva 151
- 3.7 Lógica programable 155
- 3.8 Lógica de función fija 164
- 3.9 Localización de averías 174

4 ÁLGEBRA DE BOOLE Y SIMPLIFICACIÓN LÓGICA 198

- 4.1 Operaciones y expresiones booleanas 200
- 4.2 Leyes y reglas del Álgebra de Boole 202
- 4.3 Teoremas de DeMorgan 207
- 4.4 Análisis booleano de los circuitos lógicos 211
- 4.5 Simplificación mediante el Álgebra de Boole 213
- 4.6 Formas estándar de las expresiones booleanas 217
- 4.7 Expresiones booleanas y tablas de verdad 225
- 4.8 Mapas de Karnaugh 228
- 4.9 Minimización de una suma de productos mediante el mapa de Karnaugh 231
- 4.10 Minimización de un producto de sumas mediante el mapa de Karnaugh 242 ■
- 4.11 Mapa de Karnaugh de cinco variables 247 ■
- 4.12 VHDL(opcional) 249
Aplicación a los sistemas digitales 252

VI ■ CONTENIDO

5 ANÁLISIS DE LA LÓGICA COMBINACIONAL 270

- 5.1 Circuitos lógicos combinacionales básicos 272
- 5.2 Implementación de la lógica combinacional 277
- 5.3 La propiedad universal de las puertas NAND y NOR 284
- 5.4 Lógica combinacional con puertas NAND y NOR 286
- 5.5 Funcionamiento de los circuitos lógicos con trenes de impulsos 292
- 5.6 Lógica combinacional con VHDL 295
- 5.7 Localización de averías 302
Aplicación a los sistemas digitales 308

6 FUNCIONES DE LA LÓGICA COMBINACIONAL 326

- 6.1 Sumadores básicos 328
- 6.2 Sumadores binarios en paralelo 332
- 6.3 Sumadores con acarreo serie y acarreo anticipado 340 ■
- 6.4 Comparadores 344
- 6.5 Decodificadores 348
- 6.6 Codificadores 359
- 6.7 Convertidores de código 364
- 6.8 Multiplexores (selectores de datos) 367
- 6.9 Demultiplexores 377
- 6.10 Generadores / comprobadores de paridad 379
- 6.11 Localización de averías 383
Aplicación a los sistemas digitales 386

7 LATCHES, FLIP-FLOPS Y TEMPORIZADORES 410

- 7.1 Latches 412
- 7.2 Flip-flops disparados por flanco 419
- 7.3 Características de funcionamiento de los flip-flops 433
- 7.4 Aplicaciones de los flip-flops 436
- 7.5 Monoestables 441

- 7.6 El temporizador 555 448
- 7.7 Localización de averías 454
Aplicación a los sistemas digitales 457

8 CONTADORES 474

- 8.1 Funcionamiento del contador asíncrono 476
- 8.2 Funcionamiento del contador síncrono 485
- 8.3 Contador síncrono ascendente/descendente 494
- 8.4 Diseño de contadores síncronos 499 ■
- 8.5 Contadores en cascada 509
- 8.6 Decodificación de contadores 514
- 8.7 Aplicaciones de los contadores 518
- 8.8 Símbolos lógicos con notación de dependencia 523 ■
- 8.9 Localización de averías 525
Aplicación a los sistemas digitales 530

9 REGISTROS DE DESPLAZAMIENTO 550

- 9.1 Funciones básicas de los registros de desplazamiento 552
- 9.2 Registros de desplazamiento con entrada y salida serie 553
- 9.3 Registros de desplazamiento con entrada serie y salida paralelo 558
- 9.4 Registros de desplazamiento con entrada paralelo y salida serie 560
- 9.5 Registros de desplazamiento con entrada y salida paralelo 564
- 9.6 Registros de desplazamiento bidireccionales 566
- 9.7 Contadores basados en registros de desplazamiento 569
- 9.8 Aplicaciones de los registros de desplazamiento 573
- 9.9 Símbolos lógicos con notación de dependencia 581 ■
- 9.10 Localización de averías 583
Aplicación a los sistemas digitales 586

10 MEMORIAS Y ALMACENAMIENTO 600

- 10.1 Principios de las memorias semiconductoras 602
- 10.2 Memorias de acceso aleatorio (RAM) 607
- 10.3 Memorias de sólo lectura (ROM) 622
- 10.4 Memorias ROM programables (PROM y EPROM) 629
- 10.5 Memorias flash 632
- 10.6 Expansión de memorias 637
- 10.7 Tipos especiales de memorias 644
- 10.8 Memorias ópticas y magnéticas 650
- 10.9 Localización de averías 657
Aplicación a los sistemas digitales 661

11 SOFTWARE Y LÓGICA PROGRAMABLE 680

- 11.1 Lógica programable: SPLD y CPLD 682
- 11.2 Dispositivos CPLD de Altera 690
- 11.3 Dispositivos CPLD de Xilinx 697
- 11.4 Macroceldas 701
- 11.5 Lógica programable: dispositivos FPGA 706
- 11.6 Dispositivos FPGA de Altera 712
- 11.7 Dispositivos FPGA de Xilinx 716
- 11.8 Software de lógica programable 723
- 11.9 Lógica de exploración de contorno 736
- 11.10 Localización de averías 744
Aplicación a los sistemas digitales 751

12 INTRODUCCIÓN A LAS COMPUTADORAS 778

- 12.1 Una computadora básica 780
- 12.2 Microprocesadores 784
- 12.3 Una familia específica de microprocesadores 787
- 12.4 Programación de computadoras 795
- 12.5 Interrupciones 806
- 12.6 Acceso directo a memoria (DMA) 809
- 12.7 Interfaces internas 810

- 12.8 Buses estándar 815

13 INTRODUCCIÓN AL PROCESAMIENTO DIGITAL DE LA SEÑAL 834

- 13.1 Fundamentos del procesamiento digital de la señal 836
- 13.2 Conversión de señales analógicas a formato digital 837
- 13.3 Métodos de conversión analógica-digital 844
- 13.4 Procesador digital de la señal (DSP) 856
- 13.5 Métodos de conversión digital-analógica 864

14 TECNOLOGÍAS DE CIRCUITOS INTEGRADOS 882

- 14.1 Parámetros y características de operación básicas 884
- 14.2 Circuitos CMOS 893
- 14.3 Circuitos TTL 899
- 14.4 Consideraciones prácticas sobre el uso de TTL 905
- 14.5 Comparación de las prestaciones de CMOS y TTL 914
- 14.6 Circuitos ECL 915
- 14.7 PMOS, NMOS y E2CMOS 917

APÉNDICES

- A Conversiones 931
- B Interfaz de las luces de los semáforos 933
Respuestas a los problemas impares 935
Glosario 977
Índice 995

PREFACIO

Bienvenido a *Fundamentos de sistemas digitales. Novena edición*. Unos conocimientos sólidos sobre los fundamentos básicos de la tecnología digital son imprescindibles para cualquiera que desee desarrollar una carrera en esta excitante industria. Este texto se ha organizado cuidadosamente para incluir información actualizada de temas que pueden cubrirse por completo, utilizarse en formato condensado, u omitirse dependiendo del enfoque del curso.

Los temas tratados en el texto se cubren con el mismo formato claro, directo y cuidadosamente ilustrado que se ha empleado en las ediciones anteriores. Muchos temas se han reforzado o mejorado y pueden encontrarse numerosas mejoras a lo largo del libro.

Probablemente, encontrará más temas de los que se pueden cubrir en un curso cuatrimestral. Este amplio rango de temas proporciona la flexibilidad para diseñar una amplia variedad de cursos. Por ejemplo, algunos de los temas orientados al diseño o a las aplicaciones de los sistemas pueden no ser apropiados en algunos cursos. Otros cursos pueden no cubrir la lógica programable, mientras que otros pueden no disponer del tiempo necesario para tratar temas como las computadoras, microprocesadores o el procesamiento digital de la señal. También, en algunos cursos puede no ser necesario entrar en los detalles de la circuitería interna de los chips. Estos y otros temas se pueden omitir o verse por encima sin que los temas fundamentales se vean afectados. Disponer de conocimientos sobre los circuitos de transistores no es un prerrequisito para este libro de texto, aunque la tecnología de circuitos integrados se cubre en un "capítulo flotante", que es opcional.

El texto tiene una organización modular que permite incluir o excluir varios temas sin que tenga repercusión sobre el resto de los temas incluidos en un determinado curso. Dado que la lógica programable está adquiriendo cada vez más importancia, se ha dedicado un capítulo completo al tema (Capítulo 11), incluyendo el estudio de los dispositivos PAL, GAL, CPLD y FPGA, así como de dispositivos específicos de Altera y Xilinx. También se ha incluido una introducción de carácter general al software de los dispositivos lógicos programables.

Nuevo en esta edición

- Código de detección y corrección de errores Hamming
- Sumadores con acarreo anticipado
- Una breve introducción a VHDL
- Información ampliada y mejorada sobre instrumentos de prueba
- Información ampliada y reorganizada sobre los dispositivos lógicos programables y su software.
- Información mejorada sobre la localización de averías
- Nuevo enfoque en las secciones Aplicación a los sistemas digitales

Características

- Notas intercaladas en el texto que proporcionan información en un formato resumido.
- Las palabras clave se enumeran al principio de cada capítulo. Dentro del capítulo, estas palabras clave se resaltan en negrita y cursiva. Cada palabra clave se define al final del capítulo, así como al final del libro en un extenso glosario.

X ■ PREFACIO

- El Capítulo 14 se ha diseñado como un capítulo “flotante” para proporcionar información opcional sobre la tecnología de circuitos integrados (circuitería interna del chip), que se puede estudiar en cualquier momento a lo largo del curso.
- Al principio de cada capítulo se enumeran los objetivos y se hace una breve introducción.
- Se incluye al principio de cada sección una introducción y los objetivos de la misma.
- Al final de cada sección se plantean ejercicios y cuestiones de repaso.
- Se incluye un problema relacionado en cada ejemplo resuelto.
- Se han intercalado Notas Informáticas a lo largo del texto que proporcionan información interesante sobre la tecnología informática relacionada con la cuestión que se está estudiando.
- Consejos prácticos intercalados proporcionan información útil y práctica.
- Las secciones Aplicación a los sistemas digitales se incluyen al final de muchos de los capítulos y exponen aplicaciones interesantes y prácticas de los fundamentos de los sistemas lógicos.
- Resúmenes al final de cada capítulo.
- Autotest con múltiples respuestas al final de cada capítulo.
- Conjuntos de problemas organizados por secciones al final de cada capítulo, incluyendo problemas básicos, de localización de averías, de aplicaciones de sistemas y de diseños especiales.
- Se cubre el uso y aplicación de instrumentos de prueba, como el osciloscopio, el analizador lógico, el generador de funciones y los multímetros digitales (DMM).
- El Capítulo 12 proporciona una introducción a las computadoras.
- El Capítulo 13 presenta el procesamiento digital de la señal, incluyendo la conversión analógica-digital y la conversión digital-analógica.
- Al principio del Capítulo 1 se presentan conceptos sobre la lógica programable.
- Se presentan a lo largo del texto circuitos integrados específicos que implementan una función determinada.
- El Capítulo 11 aborda los dispositivos PAL, GAL y FPGA, así como una exposición de carácter general sobre la programación de dispositivos PLD.
- En el Capítulo 11 se introduce la lógica de exploración de contorno asociada con los dispositivos programables.
- Además de la técnica de exploración de contorno, el tema de la localización de averías incluye otros métodos para probar los dispositivos programables, como las pruebas tradicionales y las camas de pinchos.
- Para aquellos que deseen incluir una introducción a la programación con ABEL, pueden encontrar información en el sitio web www.librosite.net/floyd.

Otros recursos para el estudiante

- *Experiments in Digital Fundamentals* de David M. Buchla es un manual de laboratorio. Las soluciones de este manual están disponibles en el manual del profesor *Instructor's Resource Manual*.

Recursos para el profesor

- *Sitio web* www.librosite.net/floyd. Este sitio web ofrece al profesor la posibilidad de publicar su plan de estudios en línea con nuestro programa Syllabus Manager™. Se trata de una excelente solución para la enseñanza a distancia, autodidacta o asistida por computadora.

- *Instructor's Resource Manual*. Este manual incluye las soluciones a los problemas planteados en los capítulos, las soluciones a las secciones de Aplicación a los sistemas digitales y los resultados de laboratorio para el manual de David M. Buchla (impreso y en línea)
- *Test Item File*. Esta edición incorpora más de 900 cuestiones.
- *TestGen*.[®] Es una versión electrónica de *Tests Item File*, que permite a los profesores personalizar los exámenes para cada curso.

Características de los capítulos

Introducción del capítulo Las dos primeras páginas de cada capítulo tienen el formato que se indica en la Figura P.1. La página de la izquierda contiene la lista de las secciones y la lista de los objetivos del capítulo. En la página de la derecha se presenta la introducción, una lista de los dispositivos específicos que se verán en el capítulo (cada nuevo dispositivo se indica mediante el logotipo de un circuito integrado en el lugar donde se introduce), una breve descripción de la aplicación a los sistemas digitales que se verá en el capítulo y una lista de palabras clave.

Introducción de la sección Cada sección del capítulo comienza con una breve introducción, que proporciona una visión general y una lista de los objetivos de la misma. En la Figura P.2 se muestra un ejemplo.

Revisión de la sección Cada sección termina con una revisión, en la que se incluyen preguntas o ejercicios sobre los principales conceptos presentados, como se muestra en la Figura P.2. Las respuestas a estos ejercicios se encuentran al final de cada capítulo.

3

PUERTAS LÓGICAS

- Elaborar los diagramas de tiempos que muestran las relaciones de tiempo de las entradas y las salidas de las diferentes puertas lógicas.
- Establecer las comparaciones básicas entre las principales tecnologías de circuitos integrados: TTL y CMOS.
- Explicar las diferencias entre las series de las familias TTL y CMOS.
- Definir, para las puertas lógicas, los siguientes parámetros: *tiempo de retardo de propagación*, *disipación de potencia*, *producto velocidad-potencia* y *fan-out*.
- Enumerar circuitos integrados de función fija que contengan varias puertas lógicas.
- Utilizar cada puerta lógica en aplicaciones sencillas.
- Localización de averías en las puertas lógicas debidas a circuitos abiertos o cortocircuitos, utilizando el pulsador y la sonda lógica o el osciloscopio.

CONTENIDO DEL CAPÍTULO

- 3.1 El inversor
- 3.2 La puerta AND
- 3.3 La puerta OR
- 3.4 La puerta NAND
- 3.5 La puerta NOR
- 3.6 Puertas OR-exclusiva y NOR-exclusiva
- 3.7 Lógica programable
- 3.8 Lógica de función fija
- 3.9 Localización de averías

OBJETIVOS DEL CAPÍTULO

- Describir el funcionamiento del inversor y de las puertas AND y OR.
- Describir el funcionamiento de las puertas NAND y NOR.
- Expresar las operaciones de las puertas NOT, AND, OR, NAND y NOR mediante el Álgebra de Boole.
- Describir el funcionamiento de las puertas OR-exclusiva y NOR-exclusiva.
- Reconocer y utilizar los símbolos distintivos y los símbolos rectangulares de las puertas lógicas según el estándar ANSI/IEEE 91-1984.

PALABRAS CLAVE

- Inversor
- Tabla de verdad
- Diagrama de tiempos
- Álgebra booleana
- Complemento
- Puerta AND
- Habilitar
- Puerta OR
- Puerta NAND
- Puerta NOR
- Puerta OR-exclusiva
- Puerta NOR-exclusiva
- Matriz AND
- Fusible
- Antifusible
- EPROM
- EEPROM
- SRAM

INTRODUCCIÓN

Este capítulo hace énfasis en el funcionamiento lógico, las aplicaciones y la localización de averías de las puertas lógicas. Se cubre la relación entre las formas de onda de entrada y de salida de una puerta utilizando los diagramas de tiempos.

Los símbolos lógicos que se usan para representar las puertas lógicas están de acuerdo con el estándar ANSI/IEEE 91-1984. Este estándar ha sido adoptado por la industria privada, y la industria militar lo utiliza para su documentación interna así como para sus publicaciones.

En este capítulo se aborda tanto la lógica programable como la lógica de función fija. Puesto que en todas las aplicaciones se usan los circuitos integrados (CI), generalmente, la función lógica de un dispositivo es más importante para el técnico que los detalles de operación del circuito en el nivel de componentes en el interior del CI. Por tanto, la cobertura detallada de los dispositivos en el nivel de componente puede tratarse como un tema opcional. Para aquellos que lo necesitan y tengan tiempo, en el Capítulo 14 se cubren las tecnologías de los circuitos integrados digitales, haciéndose referencia a partes del mismo a lo largo del texto. *Sugerencia:* repase la Sección 1.3 antes de comenzar con este capítulo.

DISPOSITIVOS LÓGICOS DE FUNCIÓN FIJA

(SERIES CMOS y TTL)

74XX00	74XX02	74XX04
74XX08	74XX10	74XX11
74XX20	74XX21	74XX27
74XX30	74XX32	74XX86
74XX266		

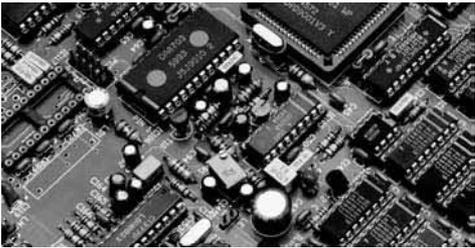


FIGURA P.1 Introducción del capítulo.

XII ■ PREFACIO

Ejercicios de revisión al final de cada sección.

Párrafo de introducción y lista de los objetivos de la sección al comienzo de la misma.

Las Notas Informáticas se encuentran a lo largo del texto

332 ■ FUNCIONES DE LA LÓGICA COMBINACIONAL

REVISIÓN DE LA SECCIÓN 6.1

- Determinar la suma (?) y el acarreo de salida (C_{out}) de un semi-sumador para cada uno de los siguientes grupos de bits de entrada:
(a) 01 (b) 00 (c) 10 (d) 11
- Un sumador completo tiene $C_{in} = 1$. ¿Cuánto vale la suma (Σ) y el acarreo de salida (C_{out}) cuando $A = 1$ y $B = 1$?

6.2 SUMADORES BINARIOS EN PARALELO

Para formar un sumador binario en paralelo se conectan dos o más sumadores completos. En esta sección aprenderemos los principios básicos de este tipo de sumador, de manera que podamos entender todas las funciones necesarias de entrada y salida cuando se trabaja con este tipo de dispositivos.

Al finalizar esta sección, el lector deberá ser capaz de:

- Utilizar sumadores completos para implementar un sumador binario en paralelo.
- Explicar el proceso de adición en un sumador binario en paralelo.
- Emplear la tabla de verdad para un sumador en paralelo de 4 bits.
- Utilizar dos dispositivos 74LS283 para sumar dos números binarios de 4 bits.
- Ampliar el sumador de 4 bits para poder realizar adiciones de 8 bits o 16 bits.

Como se ha visto en la Sección 6.1, un único sumador completo es capaz de sumar dos números binarios de 1 bit y un acarreo de entrada. Para sumar números binarios de más de un bit, se tienen que utilizar sumadores completos adicionales. Cuando se suman dos números binarios, cada columna genera un bit de suma y un 1 ó 0, correspondiente al bit de acarreo, que se añade a la columna inmediata de la izquierda, como se muestra a continuación con dos números de 2 bits.

Bit de acarreo de la columna de la derecha

$$\begin{array}{r} 1 \\ 11 \\ +01 \\ \hline 100 \end{array}$$

En este caso, el bit de acarreo de la segunda columna se convierte en un bit de suma.

Para sumar dos números binarios, se necesita un sumador completo por cada bit que tengan los números que se quieren sumar. Así, para números de dos bits se necesitan dos sumadores, para números de cuatro bits hacen falta cuatro sumadores, y así sucesivamente. La salida de acarreo de cada sumador se conecta a la entrada de acarreo del sumador de orden inmediatamente superior, como se muestra en la Figura 6.7 para un sumador de 2 bits. Téngase en cuenta que se puede usar un semi-sumador para la posición menos significativa, o bien se puede poner a 0 (masa) la entrada de acarreo de un sumador completo, ya que no existe entrada de acarreo en la posición del bit menos significativo.

En la Figura 6.7 los bits menos significativo (LSB) de los dos números se representan como A_0 y B_0 . Los siguientes bits de orden superior se representan como A_1 y B_1 . Los tres bits de suma son Σ_0 , Σ_1 y Σ_2 . Observe

NOTAS INFORMÁTICAS

Las computadoras realizan la operación de suma con dos números a un tiempo, denominados *operandos*. El *operando fuente* es un número que se añade a un número existente denominado *operando de destino*, que es el que se almacena en un registro de la UAL, tal como el acumulador. A continuación, la suma de los dos números se almacena de nuevo en el acumulador. La adición se realiza con números enteros o números en coma flotante utilizando, respectivamente, las instrucciones ADD o FADD.

FIGURA P.2 Introducción y revisión de una sección.

Ejemplos resueltos y problemas relacionados Numerosos ejemplos resueltos ayudan a ilustrar y clarificar los conceptos básicos o procedimientos específicos. Cada ejemplo concluye con un problema relacionado que le refuerza o amplía, que requieren que el estudiante resuelva siguiendo pasos similares a los seguidos en el ejemplo. En la Figura P.3 se muestra una página con un ejemplo resuelto típico y un problema relacionado.

Sección de localización de averías Muchos capítulos incluyen una sección dedicada a la localización de averías, que hace referencia a los temas cubiertos en el capítulo y que se centra en las técnicas de localización de averías y el uso de instrumentos de prueba. En la Figura P.4 se muestra una parte de una sección típica sobre la localización de averías.

Aplicación a los sistemas digitales La última sección de la mayor parte de los capítulos presenta una aplicación práctica sobre los conceptos y dispositivos cubiertos en el capítulo. Cada una de estas secciones presenta un sistema del mundo real, en el que se implementan las etapas de análisis, diseño y localización de averías utilizando los procedimientos vistos en el capítulo. Algunas de las aplicaciones a sistemas están limitadas a un único capítulo, y otras se extienden a lo largo de dos o más. Las aplicaciones a los sistemas digitales y sus capítulos asociados son las siguientes:

126 ■ PUERTAS LÓGICAS

EJEMPLO 3.1

Al inversor de la Figura 3.4 se le aplica una señal. Determinar la forma de onda de salida correspondiente a la entrada y dibujar el diagrama de tiempos. De acuerdo con el emplazamiento del círculo ¿cuál es el estado activo de salida?



FIGURA 3.4

Solución

La forma de onda de salida es exactamente la opuesta a la de entrada (es la entrada invertida), como se muestra en la Figura 3.5, que es el cronograma básico. El estado activo o verdadero de salida es 0.

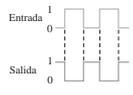


FIGURA 3.5

Problema relacionado* Si el inversor tiene el indicador negativo (círculo) en la entrada en lugar de en la salida, ¿cómo afecta esto al diagrama de tiempos?

* Las respuestas se encuentran al final del capítulo.

▲ El álgebra booleana utiliza variables y operadores para describir un circuito lógico.

encima de la letra. Una variable puede tomar uno de dos valores, 1 ó 0. Si una variable dada es 1, su complemento es 0, y viceversa.

El modo de operación de un inversor (circuito NOT) puede expresarse del siguiente modo: si la variable de entrada se designa por A y la variable de salida por X , entonces

$$X = \bar{A}$$

Esta expresión establece que la salida es el complemento de la entrada, de modo que si $A = 0$, entonces $X = 1$, y si $A = 1$, entonces $X = 0$. La Figura 3.6 ilustra esto. La variable complementada \bar{A} se lee "A barra" o "no A".

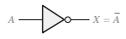


FIGURA 3.6 El inversor complementa una variable de entrada.

Aplicación

La Figura 3.7 muestra un circuito que genera el complemento a 1 de un número binario de 8 bits. Los bits del número binario se aplican a las entradas del inversor y el complemento a 1 se obtiene en las salidas.

Cada ejemplo queda delimitado mediante un recuadro

Cada ejemplo contiene un problema relacionado con el mismo.

FIGURA P.3 Un ejemplo y un problema relacionado.

- Sistema de control y recuento de pastillas: Capítulo 1.
- Display digital: Capítulos 4 y 11.
- Sistema de control de un tanque de almacenamiento: Capítulo 5.
- Sistema de control de semáforos: Capítulos 6, 7 y 8.
- Sistema de seguridad: Capítulos 9 y 10.

Las aplicaciones a los sistemas digitales pueden tratarse como secciones opcionales, ya que su omisión no afecta al resto del material incluido en el texto. La Figura P.5 muestra una parte de una sección de "Aplicación a los sistemas digitales".

Fin del capítulo Al final de cada capítulo se incluye la siguiente información:

- Resumen
- Glosario de las palabras clave
- Autotest

3.9 LOCALIZACIÓN DE AVERÍAS

La localización de averías es el proceso de reconocer, aislar y corregir un fallo en un sistema o circuito. Para poder localizar las averías de forma efectiva, debe entender cómo se supone que trabaja el circuito o sistema y debe estar en disposición de reconocer un funcionamiento incorrecto. Por ejemplo, para determinar si una puerta lógica tiene un fallo, debe saber cuál debe ser la salida para unas entradas dadas.

Al finalizar esta sección, el lector deberá ser capaz de:

- Comprobar la existencia de entradas y salidas abiertas internamente en las puertas lógicas de los CI.
- Reconocer los efectos de una entrada o una salida del CI cortocircuitada.
- Detectar en una tarjeta de circuito impreso la existencia de fallos externos.
- Localizar las averías en un sencillo contador de frecuencia utilizando un osciloscopio.

Fallos internos en las puertas lógicas de los CI

Los circuitos abiertos y los cortocircuitos son los fallos más comunes en las puertas internas del CI. Se pueden producir tanto en las entradas como en la salida de una puerta contenida en el encapsulado del CI. Antes de intentar solucionar cualquier avería, compruebe que la alimentación continua y la masa son correctas.

Efectos de una entrada que se encuentra en circuito abierto internamente. Un circuito abierto interno es el resultado de un componente en circuito abierto o de una ruptura en la conexión entre el chip y el pin del encapsulado. Una entrada en circuito abierto impide que una señal de impulsos en esta entrada dé lugar a una salida, como se muestra en la Figura 3.67(a) para la puerta NAND de 2 entradas. Una entrada TTL, en abierto actúa como un nivel ALTO, por lo que los impulsos aplicados a la entrada que está en buen estado pasan a través de la puerta NAND hasta la salida, como se muestra en la Figura 3.67(b).

Condiciones para probar las puertas. Al probar una puerta NAND o una puerta AND, debe asegurarse siempre de que las entradas a las que no se aplican impulsos se encuentren a nivel ALTO, para activar la puerta. Cuando pruebe una puerta NOR o una puerta OR, debe asegurarse siempre de que las entradas a las que no se aplican impulsos se encuentran a nivel BAJO. Cuando se prueba una puerta XOR o XNOR, el nivel de la entrada a la que no se aplican impulsos no importa, ya que los impulsos aplicados en la otra entrada forzarán a que las entradas se encuentren, alternativamente, en el mismo nivel o en niveles opuestos.

Localización de fallos: entrada en circuito abierto. La localización de este tipo de fallo es, en la mayoría de los casos, muy fácil utilizando un osciloscopio y un generador de funciones, como se muestra en la Figura 3.68, para el caso de una puerta NAND de 2 entradas. Al medir las señales digitales con un osciloscopio, emplee siempre el acoplamiento en continua.

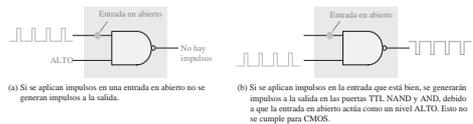


FIGURA 3.67 Efecto de una entrada en circuito abierto en una puerta NAND.

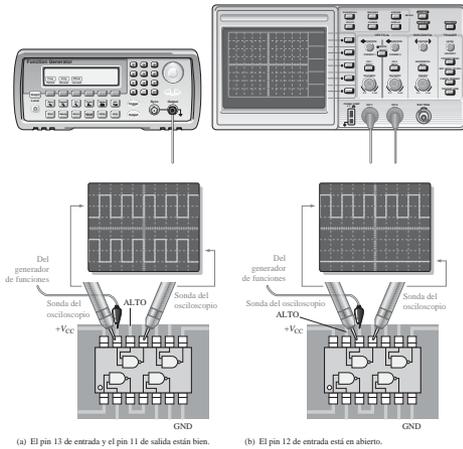


FIGURA 3.68 Localización de averías en una puerta NAND con una entrada en circuito abierto.

El primer paso en la localización de averías de un CI, cuando se sospecha que está fallando, es asegurarse de que la tensión de alimentación continua (V_{CC}) y la masa están conectadas a los pines apropiados del CI. Después, se aplican impulsos continuos a una de las entradas de la puerta, asegurándose de que las otras entradas están a nivel ALTO (en el caso de una puerta NAND). En la Figura 3.68(a), se comienza a aplicar los impulsos en el pin 13, ya que se ha determinado que es una de las entradas de la puerta de la que se sospecha el fallo. Si en la salida correspondiente (en este caso el pin 11) se detecta un tren de impulsos, entonces el pin 13 de entrada no está en abierto. Consecuentemente, esto prueba también que la salida no está en abierto. A continuación, se aplica otro tren de impulsos a otra entrada de la puerta (pin 12), asegurándose de que la otra entrada está a nivel ALTO. En la salida (en el pin 11) no se detecta un tren de impulsos y la salida está a nivel BAJO, lo que indica que la entrada del pin 12 está en abierto, como se muestra en la Figura 3.68(b). Observe que la entrada en la que no se aplican impulsos debe estar a nivel ALTO en el caso de una puerta NAND o

FIGURA P.4 Páginas representativas de una sección típica dedicada a la localización de averías.

- Un conjunto de problemas, que incluye algunas o todas las categorías siguientes: problemas básicos, problemas sobre localización de averías, problemas sobre aplicaciones a sistemas y problemas de diseño.
- Respuestas a las revisiones de las secciones.
- Respuestas a los problemas relacionados de los ejemplos.
- Respuestas al autotest.

Al estudiante

¡La tecnología está de moda! Casi todo se está digitalizando o se digitalizará en un futuro próximo. Por ejemplo, los teléfonos móviles y otros medios de comunicación inalámbricos, la televisión, la radio, el control de procesos, la electrónica de automoción, la electrónica de consumo, las técnicas de posicionamiento global, los sistemas militares, por nombre sólo unas pocas aplicaciones, dependen enormemente de la electrónica digital.

Conocer en profundidad los fundamentos de la tecnología digital le preparará para poder acceder en un futuro a trabajos bien remunerados y de alta capacitación. Lo más importante que puede tratar de hacer el lector es comprender los fundamentos básicos. Habiéndolos dominado, tendrá en sus manos hacer lo que desee.

Además, la lógica programable está adquiriendo una importancia extraordinaria en el panorama tecnológico actual y ese es uno de los temas fundamentales cubiertos en el libro. Por supuesto, las habilidades necesarias para un diagnóstico eficiente también son altamente demandadas. El libro incluye, por ello, métodos de



APLICACIÓN A LOS SISTEMAS DIGITALES

En esta aplicación, vamos a comenzar a trabajar con el sistema de control de semáforos. En esta sección se establecen los requisitos del sistema, se desarrolla un diagrama de bloques, así como un diagrama de estados para ayudar a establecer la secuencia de funcionamiento. Diseñaremos la parte del sistema que involucra lógica combinatorial y se prepararán los métodos de prueba. En los Capítulos 7 y 8 se tratarán los circuitos de lógica secuencial y de temporización del sistema.

Requerimientos generales del sistema

Se requiere un controlador digital para controlar un semáforo en la intersección de una calle de tráfico muy denso con una calle de tráfico moderado. La calle principal va a tener una luz verde durante un mínimo de 25 seg. o mientras no haya ningún vehículo en la calle perpendicular.

Esta calle lateral tiene que tener la luz verde hasta que no circule ningún coche por ella, o durante un máximo de 25 seg. La luz ámbar de precaución tiene que durar 4 seg. en los cambios de luz verde a roja en ambos calles, principal y lateral. Estos requisitos se muestran en el diagrama de la Figura 6.65.

Desarrollo de un diagrama de bloques del sistema

A partir de los requisitos, se puede desarrollar un diagrama de bloques del sistema. En primer lugar, sabemos que el sistema tiene que controlar seis pares de luces diferentes. Estas son las luces roja, ámbar y verde para ambos sentidos, tanto en la calle principal como en la lateral. También sabemos que existe una entrada externa (además de la alimentación) que proviene de un sensor de vehículos situado en la calle lateral. En la Figura 6.66, puede ver un diagrama de bloques mínimo que ilustra estos requisitos.

A partir del diagrama de bloques mínimo vamos a ir entrando en los detalles. El sistema tiene cuatro estados, como se indica en la Figura 6.65, por lo que se necesita un circuito lógico para controlar la secuencia de estados (lógica secuencial). Además, se necesitan circuitos para generar los intervalos de tiempo adecuados de 25 seg. y 4 seg., que se requieren en el sistema y para generar una señal de reloj cíclica en el sistema (circuitos de temporización). Los intervalos de tiempo (largo y corto) y el sensor de vehículos son entradas de la lógica secuencial, dado que la secuenciación de estados es una función de estas variables. Se necesitan también circuitos lógicos para determinar cuál de los cuatro estados del sistema está activo en un determinado instante de tiempo, para así generar las salidas adecuadas en las luces (decodificación de estados y lógica de salida), y para iniciar los intervalos de tiempo largo y corto. Finalmente, se necesita un circuito de interfaz para convertir los niveles lógicos de la decodificación y del circuito de salida en las tensiones y corrientes requeridas para encender cada una de las luces. La Figura 6.67 representa un diagrama de bloques más detallado que muestra estos elementos esenciales.

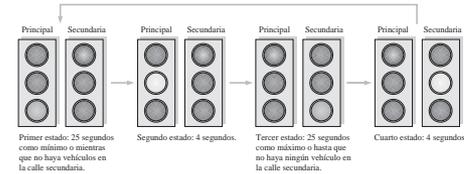


FIGURA 6.65 Requisitos para la secuencia de luces de los semáforos.

das adecuadas en las luces (decodificación de estados y lógica de salida), y para iniciar los intervalos de tiempo largo y corto. Finalmente, se necesita un circuito de interfaz para convertir los niveles lógicos de la decodificación y del circuito de salida en las tensiones y corrientes requeridas para encender cada una de las luces. La Figura 6.67 representa un diagrama de bloques más detallado que muestra estos elementos esenciales.

El diagrama de estados

Un diagrama de estados nos muestra gráficamente la secuencia de estados en un sistema y las condiciones de cada estado y de las transiciones entre cada uno de ellos. En realidad, la Figura 6.65 es, en cierta medida, un diagrama de estados, ya que muestra la secuencia de estados y las distintas condiciones.

Definición de las variables. Antes de poder desarrollar un diagrama de estados tradicional, es necesario definir las variables que determinan cómo pasa el sistema a través de los diferentes estados. A continuación se enumeran estas variables y sus símbolos:

- Presencia de vehículos en la calle lateral = V_L
- El temporizador de 25 s. (largo) está activado = T_L
- El temporizador de 4 s. (corto) está activado = T_C

El uso de variables complementadas indica la condición contraria. Por ejemplo, \bar{V}_L indica que no hay ningún

vehículo en la calle lateral; \bar{T}_L indica que el temporizador de larga duración está desactivado y \bar{T}_C indica que el temporizador de corta duración está desactivado.

Descripción del diagrama de estados. En la Figura 6.68 se muestra un diagrama de estados. Cada uno de los cuatro estados se etiqueta de acuerdo a la secuencia de 2 bits en código Gray, como se indica mediante los círculos. La flecha circular en cada estado indica que el sistema permanece en dicho estado bajo la condición definida por la variable o expresión asociada. Cada una de las flechas que van de un estado al siguiente indican un cambio de estado cuando se produce la condición definida por la variable o expresión asociada.

Primer estado El código Gray para este estado es 00. El semáforo de la calle principal está en verde y el de la calle lateral está en rojo. El sistema permanece en este estado al menos 25 segundos cuando el temporizador largo se encuentra activado o mientras que no haya ningún vehículo en la calle lateral ($T_L + \bar{V}_L$). El sistema pasa al siguiente estado cuando el temporizador de 25 segundos está desactivado o cuando aparece algún vehículo en la calle secundaria ($\bar{T}_L V_C$).

Segundo estado El código Gray para este estado es 01. El semáforo de la calle principal está en ámbar (precaución) y el de la calle lateral está en rojo. El sistema permanece en este estado durante 4 segundos mientras el temporizador corto está activado (T_C) y pasa al siguiente estado cuando este temporizador se desactiva (\bar{T}_C).

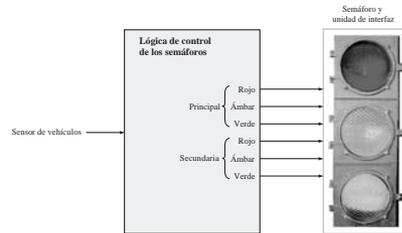


FIGURA 6.66 Diagrama de bloques mínimo del sistema.

FIGURA P.5 Páginas representativas de una sección típica dedicada a las aplicaciones de sistemas digitales.

prueba y localización de averías que van desde las pruebas tradicionales a las técnicas utilizadas en los procesos de fabricación, como la de cama de pinchos, la de sonda volante y la de exploración de contorno. Estos son algunos ejemplos de los conocimientos que podrá adquirir si se aplica con decisión al aprendizaje de los conceptos presentados.

Agradecimientos

Este innovador texto es el resultado de los esfuerzos y las habilidades de muchas personas. Creo que hemos conseguido lo que pretendíamos hacer, que era escribir un libro de texto de excelente calidad. En Prentice Hall, Kate Linsner y Rex Davidson han aportado su tiempo, talento y esfuerzo a lo largo de las muchas fases de este proyecto con la finalidad de obtener un libro como el que el lector tiene en sus manos. Lois Porter ha hecho un fantástico trabajo de edición del manuscrito. Ha sido capaz de desvelar los misterios de las marcas de este autor y con frecuencia sus prácticamente ilegibles anotaciones y, a partir de un desorden completo, extraer un manuscrito increíblemente organizado y estupendamente editado. También Jane Lopez ha hecho un estupendo trabajo con las imágenes. Otra persona que ha contribuido significativamente a este libro es Gary Snyder, quien ha proporcionado todos los archivos de los circuitos Multisim (en Multisim Versions 2001, 7 y 8, los cuales se incluyen en el sitio web de acompañamiento www.librosite.net/floyd). Quiero dar las gracias también a todas aquellas personas que de alguna manera, aunque sea de forma indirecta, han colaborado en este proyecto.

Para la revisión de éste y de todos los libros de texto, los autores dependemos de las inteligentes observaciones de los lectores y del equipo de revisión. Quiero dar mis más sinceras gracias a los siguientes revisores,

XVI ■ PREFACIO

que han proporcionado multitud de sugerencias y han hecho una crítica enormemente constructiva: Bo Barry, Universidad de Carolina del Norte; Chuck McGlumphy, Belmont Technical College; y Amy Ray, Mitchell Community College.

Mi gratitud a David Buchla por sus esfuerzos a la hora de garantizar que el manual de laboratorio estuviera coordinado con el texto, así como por sus valiosas sugerencias. También quiero agradecer las sugerencias de Muhammed Arif Shabir en lo que respecta a los registros de desplazamiento.

Gracias a todos los miembros del equipo comercial de Prentice Hall, cuyo enorme trabajo ha ayudado a que mis libros estuvieran a disposición de un gran número de estudiantes en todo el mundo. Además, mi reconocimiento a todos vosotros, los profesores que habéis adoptado esta obra como libro de texto. Sin vosotros, esta obra no existiría. Espero que el lector encuentre en esta obra una valiosa herramienta de aprendizaje y un útil texto de referencia.

Tom Floyd

FUNDAMENTOS DE SISTEMAS DIGITALES